

用于谐振拓扑的快速恢复 SJ MOS 技术

目录

目录.....	1
1, 介绍.....	2
1.1 什么是超结(super-junction)MOSFET?.....	2
2, 600V/650V SJ MOS 技术.....	3
2.1 目标应用场景.....	3
2.2 600V/650V SJ MOS – 特性与优势.....	3
2.3 650V SJ MOS – 关键电气特性.....	4
2.4 650V SJ MOS – 竞争对手比较.....	5
2.5 650V SJ MOS – 开关特性.....	6
3. 谐振拓扑中的关键参数.....	7
3.1.谐振拓扑中的低 E_{oss}	7
3.2.谐振拓扑中的低 Q_{oss}	8
3.3.谐振拓扑中的低动态 C_{oss} 、 E_{dyn}	10
3.4.谐振拓扑中的体二极管的鲁棒性.....	11
4. 结论.....	13
5. 600V/650V SJ MOS 产品组合和命名规则.....	14
5.1. 600V/650V SJ MOS 产品组合.....	14
5.2.命名规则.....	14
6. 文档修订历史记录.....	15

1. 介绍

谐振拓扑在许多应用中基本上是基于用于高效率和双向操作的模块。600V/650V SJ MOS 系列是萃锦半导体最新的高压超结技术，并集成了快恢复二极管技术。600V/650V SJ MOS 系列具有低 Q_{RR} 和优秀的体二极管性能。600V/650V SJ MOS 系列是为谐振拓扑和桥式拓扑提供优化解决方案而开发的，这些拓扑需要高效率、高功率密度和高系统可靠性，用于各种功率转换系统，如消费、工业和汽车应用。本文档将说明 600V/650V SJ MOS 系列对谐振拓扑的优化特性。

1.1 什么是超结(super-junction)MOSFET?

对于高压 MOSFET ($>500V$)， $R_{ds(on)}$ 的主要来自外延层。对于高击穿电压 MOSFET，由于外延层中存在着较高的电阻率或较低的载流子浓度，该外延部分的电阻较高。因此，对于较低的 $R_{ds(on)} \cdot Q_G$ 高压 MOSFET 的优异值 (FOM)，应降低外延电阻。利用电荷平衡技术的超结技术被广泛用于高压硅 MOSFET，以克服硅的限制。图 1 显示了传统平面 MOSFET 和超结 MOSFET 的垂直结构和电场分布。平面 MOSFET 的击穿电压由漂移层的掺杂浓度和厚度决定。电场分布的斜率与漂移层掺杂浓度成正比。因此，需要厚且掺杂浓度轻的外延层来支撑更高的击穿电压。超结技术在主体中具有长的 p 型柱状结构。P 型柱的作用是使轻掺杂的外延区域的电场变得平坦。

因此，由于图 1 中的 p 型柱，超级结技术可以在相同掺杂和外延厚度的情况下，通过更大的电场面积提高击穿电压。换句话说，可以利用超结结构，通过在保持相同击穿电压的同时增加 N 漂移剂量，实现低得多的比导通电阻。

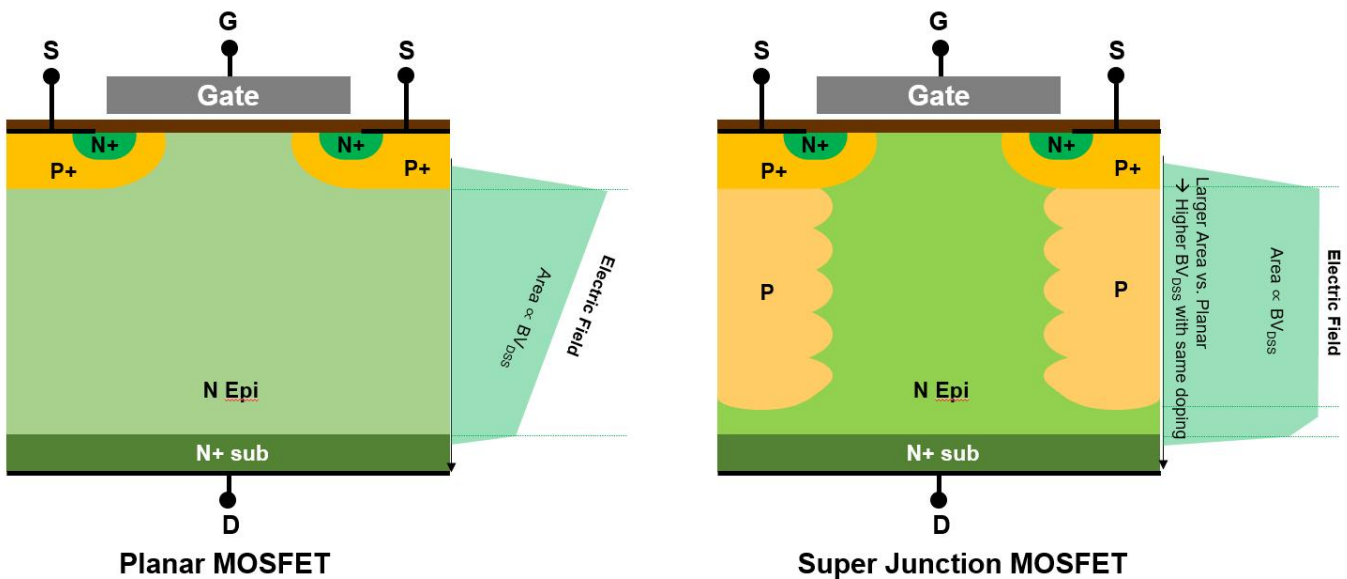


图 1。垂直结构和电场分布：平面 MOSFET vs 超结 MOSFET

2. 600V/650V SJ MOS 技术

2.1 目标应用场景

如图 2 所示，萃锦 SJ MOS 系列旨在针对各种世界一流性能的应用中，例如适配器、个人电脑电源、电视电源（LCD / LED / OLED）、服务器/电信电源、光伏逆变器、电动车直流充电桩和车载充电器等。

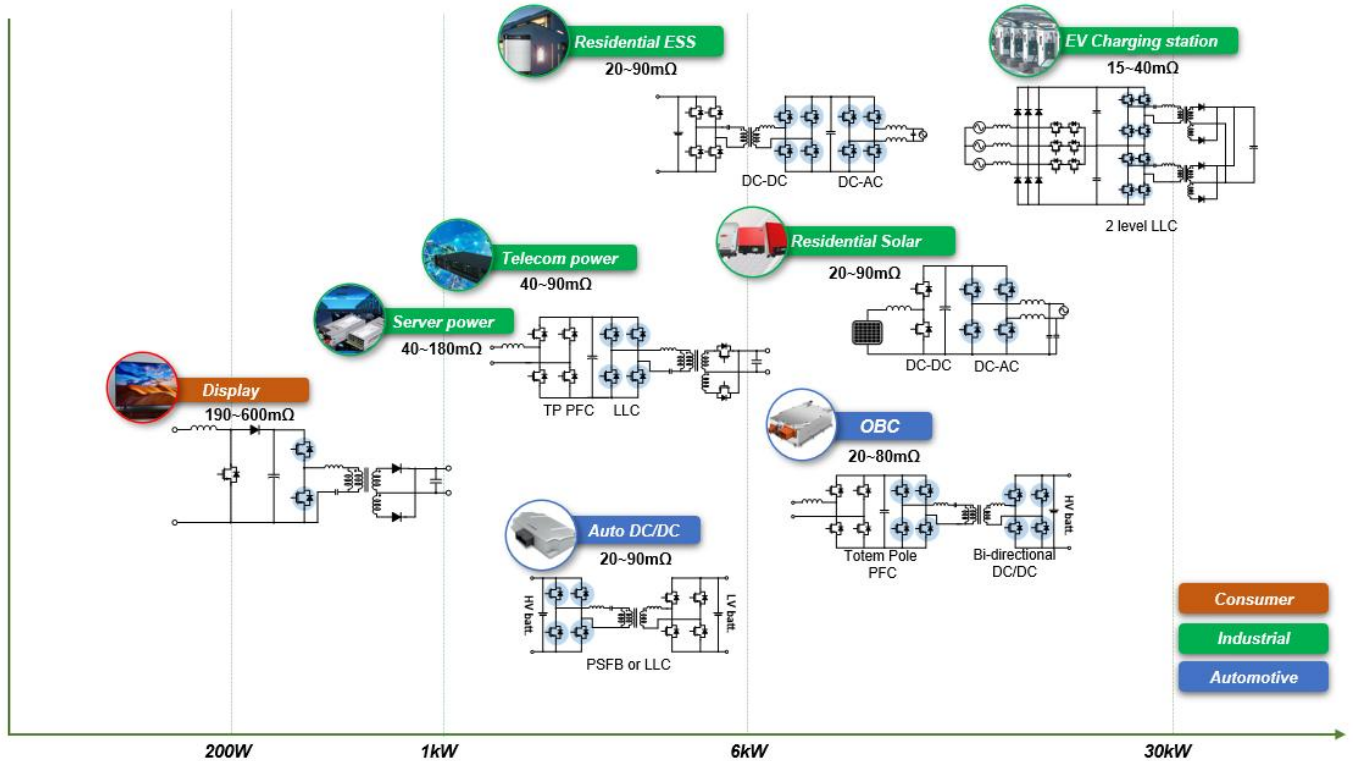


图 2。目标应用场景

2.2 600V/650V SJ MOS – 特性与优势

600V / 650V SJ MOS 系列的性能目标是将快速开关和高性能的体二极管相结合。因此，600V / 650V SJ MOS 为诸如 LLC 谐振转换器或移相全桥转换器之类的谐振拓扑提供了更高的可靠性。它能够提供高性能和强大的解决方案，并提供广泛的封装选项。如图 3 所示，600V / 650V SJ MOS 系列对于软开关 LLC 谐振拓扑或移相全桥拓扑的初级开关的关键性能进行高度优化。

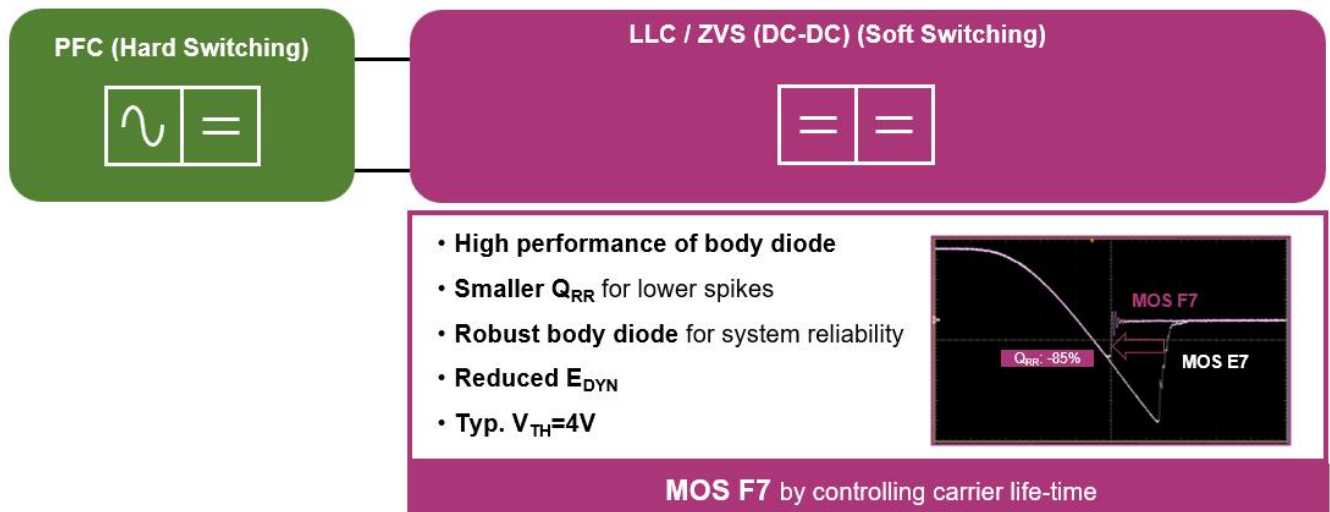


图 3。SJ MOS 针对软开关拓扑结构性能的优化

600V/650V SJ MOS 是萃锦半导体先进的超级结 MOSFET 系列，利用电荷平衡技术和寿命工艺，具有优异的低导通电阻和体二极管性能。该技术结合了快速开关性能、体二极管的低 QRR 和鲁棒性的优点。600V/650V SJ MOS 坚固的体二极管性能在启动和输出短路模式等异常操作期间为软开关拓扑结构提供了更好的可靠性。因此，600V/650V SJ MOS 系列在许多需要更高效率和更高系统可靠性的应用中，可以很好的优化应用。

关键性能:

- 优秀的体二极管性能，更低的 Q_{rr}
- 更高的体二极管 dv/dt 和 di/dt 的强度
- 更低的 E_{dyn}

关键优势:

- 适用于软开关 (LLC)
- 谐振拓扑的高可靠性
- 轻载效率也高
- 适用于各种应用和功率范围

2.3 650V SJ MOS – 关键电气特性

将 650V eMOS 的关键电气参数与三个竞争对手的快速恢复超级结 MOSFET 的关键电气性能参数进行了比较。萃锦的 650V SJ MOS 性能与竞争对手的 SJ MOSFET 相比，非常具有竞争力。

表 1 显示了萃锦的 650V/43m Ω 、TO-247、SJ MOS 的关键参数比较。

650V SJ MOS 显示出最低的 E_{oss} 和动态电容损耗 (E_{dyn})，这是软开关拓扑结构中效率的关键因素，具有与竞争对手相比非常有竞争力的优值系数 FOM，并具有更高的体二极管恢复 dv/dt (50V/ns)，从而提供了更好的系统设计余量。

表 1。萃锦半导体的 650V/43m Ω SJ MOS 与竞争对手的关键参数比较。

Specification	BMW65N043F7	Comp. A	Comp. B	Comp. C
BV_{DSS}	650 V	650 V	650 V	650 V
I_D	64 A	68.5 A	65 A	80 A
I_{DM}	192 A	255 A	162.5 A	240 A
$R_{DS(on)}$ Max	43 m Ω	41 m Ω	40 m Ω	38 m Ω
* Q_G at $V_{DD}=400V$, $I_D=32A$, $V_{GS}=0\sim10V$	142 nC	280 nC	150 nC	172 nC
* Q_{RR} at $V_{DD}=400V$, $I_D=32A$, $di/dt=100A/\mu s$	1.4 μC	1.0 μC	1.0 μC	1.6 μC
* E_{OSS} at $V_{DS}=400V$	16.5 μJ	22.8 μJ	19.4 μJ	22.7 μJ
* Q_{OSS} at $V_{DS}=400V$	553 nC	548 nC	738 nC	619 nC
* E_{DYN} at $V_{DS}=400V$	6.5 μJ	9.4 μJ	9.1 μJ	6.0 μJ
FOM [$R_{DS(on)} \cdot Q_G$]	6.1 $\Omega \cdot nC$	11.5 $\Omega \cdot nC$	6.0 $\Omega \cdot nC$	6.5 $\Omega \cdot nC$
FOM [$R_{DS(on)} \cdot E_{OSS}$]	0.7 $\Omega \cdot \mu J$	0.9 $\Omega \cdot \mu J$	0.8 $\Omega \cdot \mu J$	0.9 $\Omega \cdot \mu J$
FOM [$R_{DS(on)} \cdot Q_{OSS}$]	23.8 $\Omega \cdot nC$	22.5 $\Omega \cdot nC$	29.5 $\Omega \cdot nC$	23.5 $\Omega \cdot nC$
Peak Diode Recovery dv/dt	50 V/ns	50 V/ns	50 V/ns	50 V/ns

注：“*”在相同试验条件下的测量值

2.4 650V SJ MOS – 竞争对手比较

图 4 显示了 650V SJ MOS 相对于竞争对手的性能位置。如这张雷达图所示，650V SJ MOS 提供了非常低的开关损耗，与竞争对手的 SJ MOSFET 相比，具有同类最佳的 E_{dyn} 。650V SJ MOS 具有优异的优值系数 FOM。650V SJ MOS 的低 E_{dyn} 可以减少在软开关拓扑中至关重要的动态电容损耗。得益于 650V SJ MOS 技术卓越的体二极管性能（低 Q_{RR} 和坚固的体二极管），它被用于优化谐振拓扑，如 ZVS 移相全桥或 LLC 谐振转换器。650V SJ MOS 卓越的性能参数在目标应用中具有更高的效率和可靠性。

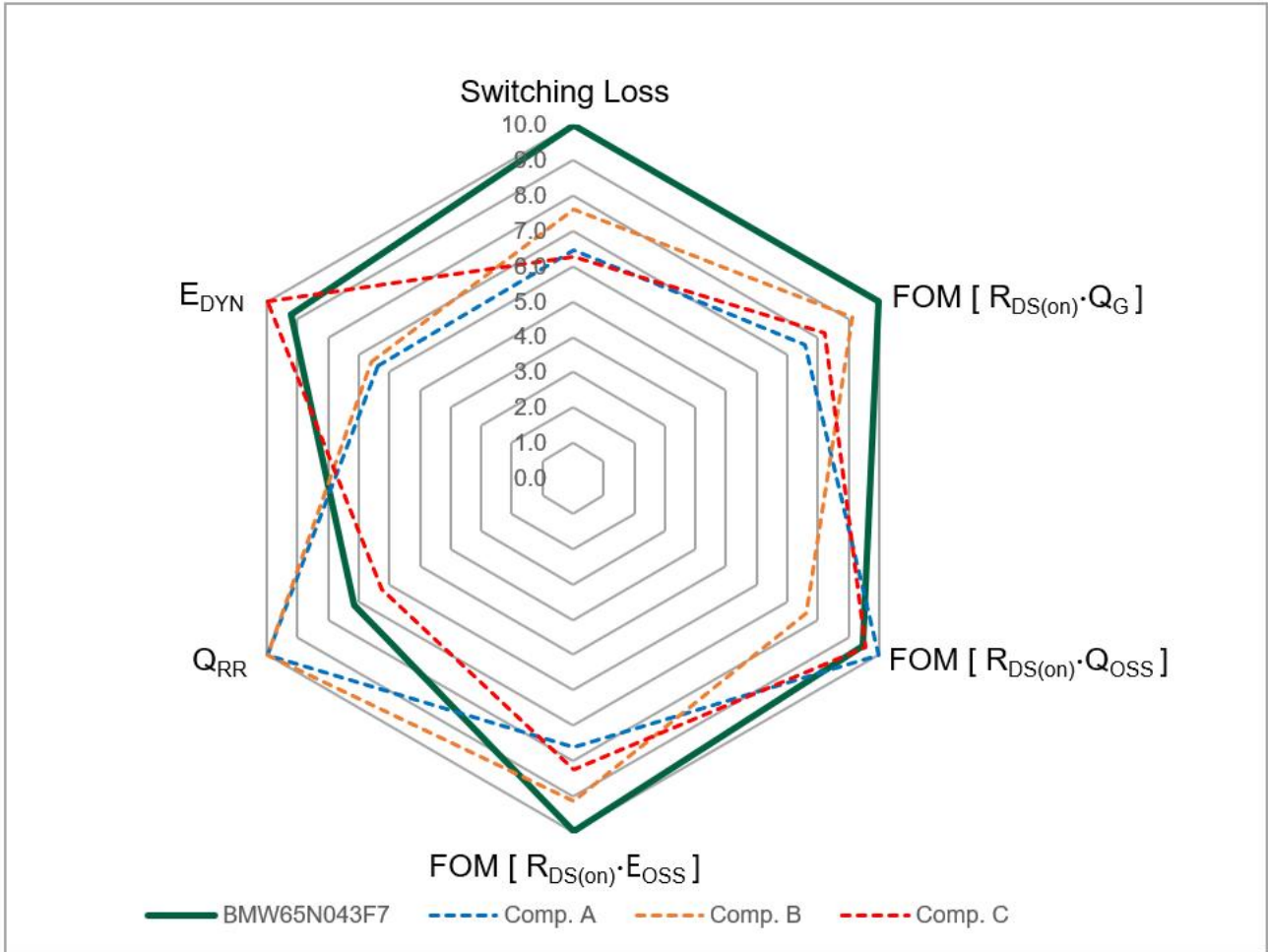
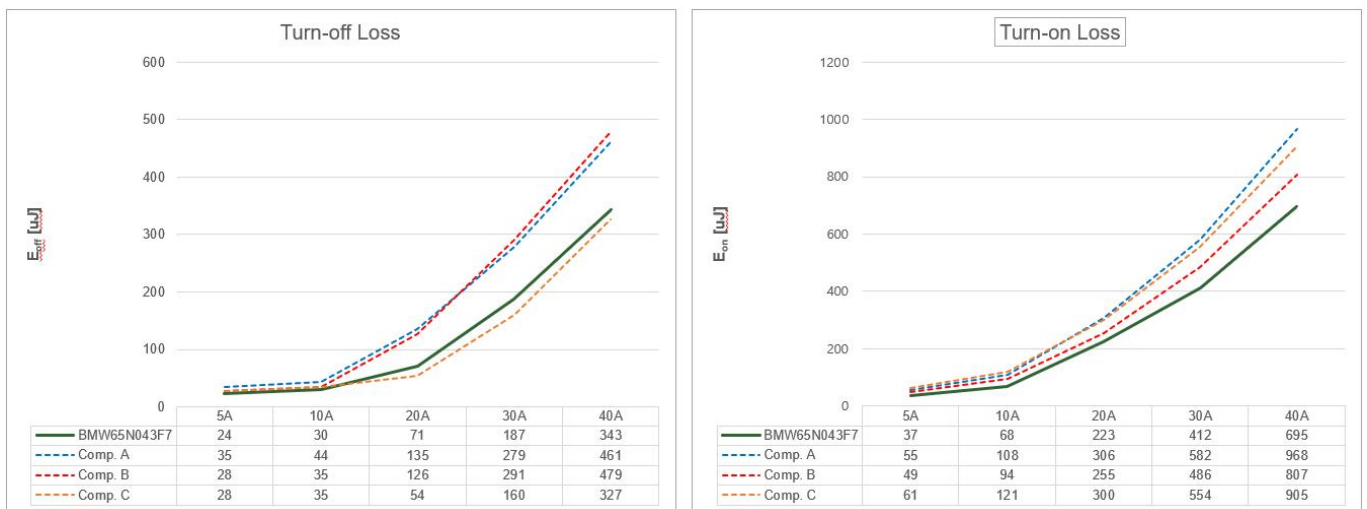


图 4。 650V/43mΩ SJ MOS 与竞争对手的快速恢复 SJ MOSFET 的性能位置（注：10 是最好的，0 是最差的）

2.5 650V SJ MOS – 开关特性

图 5 显示了在相同测试条件下（ $V_{DD}=400V$, $I_D=5\sim40A$, $V_{GS}=10V$, $R_G=3\Omega$ ），650V/43mΩ SJ MOS 与竞争对手的开关损耗（ E_{on} 和 E_{off} ）比较。与竞争对手的器件相比，650V SJ MOS 的开关损耗降低了。如图 5 所示，与竞争对手相比，650V/43mΩ SJ MOS 的关断损耗降低了约 33~36%，导通损耗降低了 15~29%。



(a) 导通开关损耗（ E_{on} ）比较

(b) 关断开关损耗（ E_{off} ）比较

图 5。在 $V_{DD}=400V$, $I_D=2\sim 20A$, $V_{GS}=10V$, $R_G=3\Omega$ 条件下, 650V/43m Ω SJ MOS 的开关损耗比较。

3. 谐振拓扑中的关键参数

3.1. 谐振拓扑中的低 E_{oss}

在 LLC 谐振拓扑中, 有效电容被用来确保零电压开关 (ZVS)。零电压开启是通过利用电感中储存的能量、变压器的漏电和串联电感或磁化电感, 通过图 6 中的谐振作用对初级开关的输出电容进行放电来实现的。

以下公式是零电压开关的基本要求。

公式 1: 电感性能量 $\geq$ 电容性能量

$$\frac{1}{2} \cdot L_{eq} \cdot I_L^2 \geq \frac{1}{2} \cdot (2 \cdot C_{OSS(er)}) \cdot V_{DS}^2 \qquad \frac{1}{2} \cdot L_{eq} \cdot I_L^2 \geq 2 \cdot E_{oss}$$

其中, $C_{oss(er)}$ 和 E_{oss} 为与输出电容相关的能量, 以及在输入电压下存储在 Q_1 或 Q_2 的 C_{oss} 中的能量

L_{eq} 是图 6 中的等效电感。

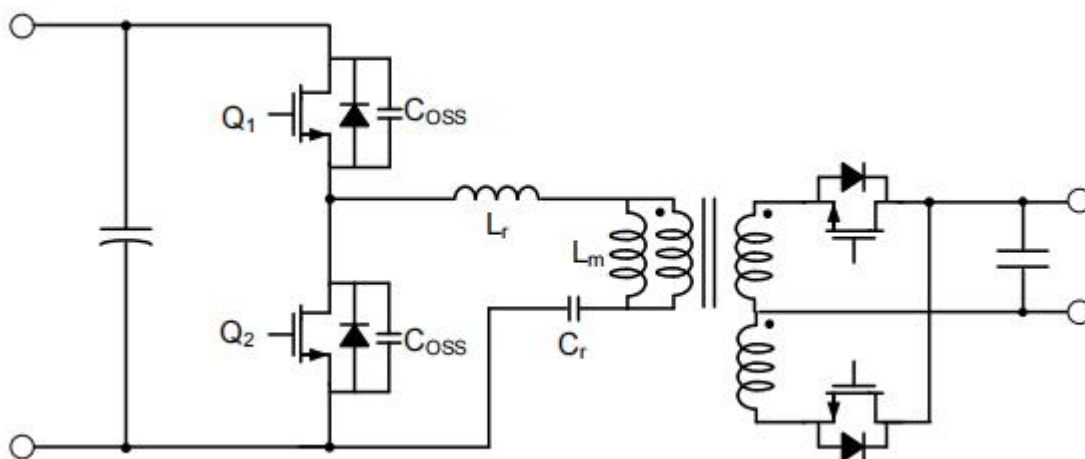


图 6。 半桥 LLC 谐振变换器

零电压开关 (ZVS) 拓扑可以在漏极电压为零时, 通过流经体二极管死区时间的电流实现无损开启, 如图 7 所示。MOSFET 输出电容是零电压开关 (ZVS) 拓扑结构的关键寄生参数。它决定了提供 ZVS 条件需要多少电感, 因为 MOSFET 输出电容可以作为公式 1 中的软开关拓扑中的谐振分量。电感应精确设计, 以防止出现硬开关造成额外的功率损耗。为了实现 ZVS, 磁化电流和死区时间必须足够大, 以放电一个 MOSFET 的输出电容, 并给另一个充电。如果感应能量太小, 电路将在硬开关模式下工作, 失去了采用谐振拓扑而获得的一些效率。如果感应能量太大, 多余的能量将会损失, 再次减少采用谐振拓扑获得的效率。为了设计谐振电路, 使感应能量尽可能低, 同时仍然保持公式 1 中的 ZVS。

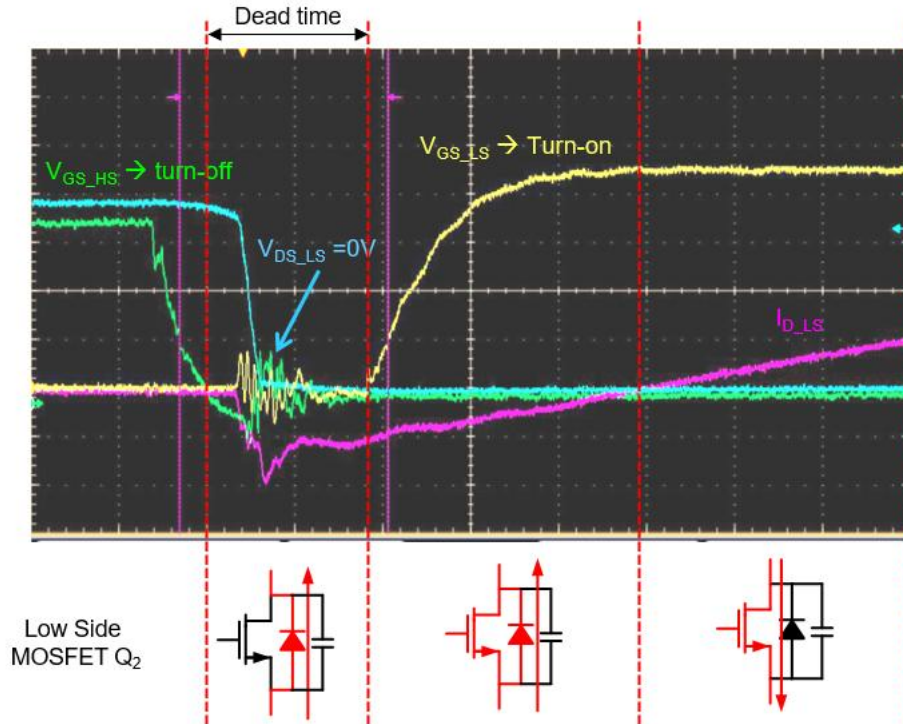


图 7. LLC 谐振变换器中功率 MOSFET 的 ZVS 工作模式

如图 8 所示, 650V/43mΩ SJ MOS 在输出电容中的存储能量比竞争对手少约 15~28%。因此, 650V/43mΩ SJ MOS 仅需要较少的能量来实现 ZVS 操作。

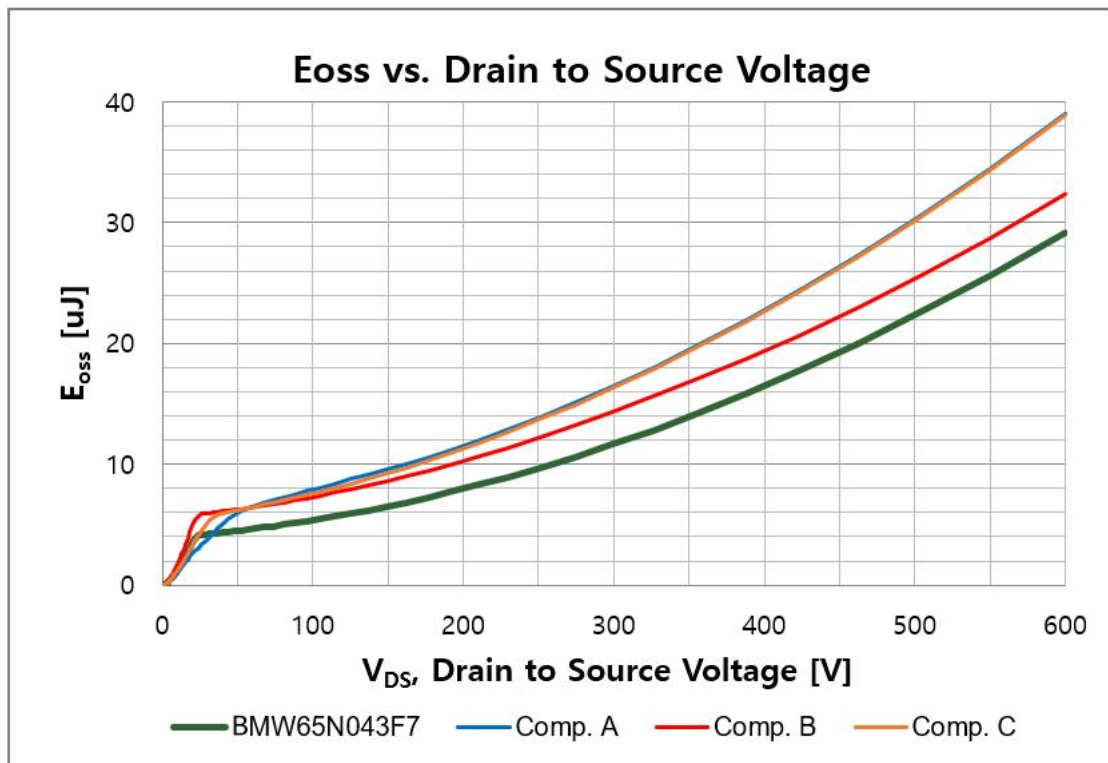


图 8. 650V/43mΩ SJ MOS 与竞争对手的 SJ MOSFET 的 EOSS 比较

3.2. 谐振拓扑中的低 Q_{oss}

Q_{oss} 是对漏极-源极容量进行充电的电荷量。 Q_{oss} 的降低对于实现 ZVS 至关重要，同一支路中的高侧 MOSFET 和低侧 MOSFET 之间的死区时间必须足够长，以允许电压转换。实现 ZVS 的时间条件由等式 2 给出。

公式 2: ZVS 的死区时间条件

$$\text{dead time} \geq 2 \cdot \frac{Q_{oss}}{I}$$

其中 I 是用于对同一支路中的两个 MOSFET 进行充电和放电的电流。

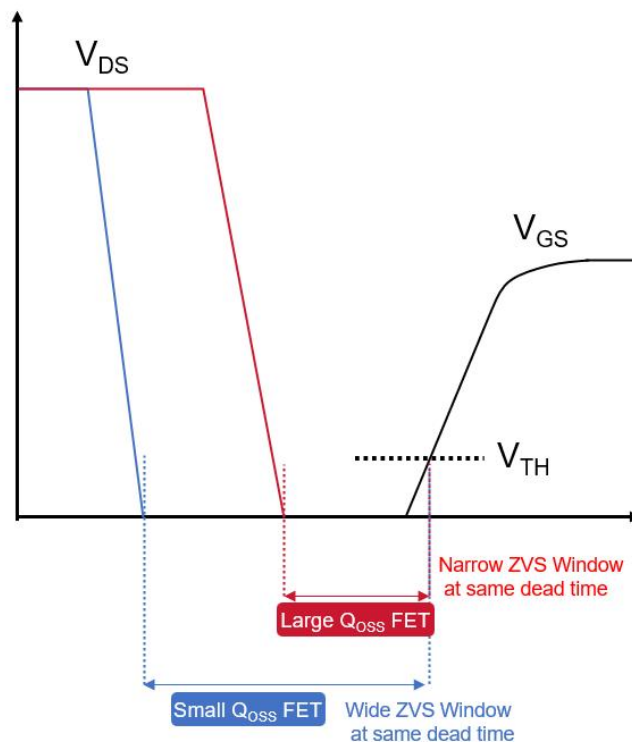


图 9。 Q_{oss} 的死区时间范围

在谐振拓扑中， Q_{oss} 的电荷量与建立或释放反向电压所需的时间有关。如图 9 所示，较小 Q_{oss} 的 MOSFET 在相同的死区时间提供比较大 Q_{oss} 的更宽的 ZVS 窗口。如图 10 所示，650V/43m Ω SJ MOS 的输出电容中的电荷 Q_{oss} 比竞争对手少约 11~25%。因此，650V/43m Ω SJ MOS 以其更低的 Q_{oss} 实现了更少的死区时间和能量损失。

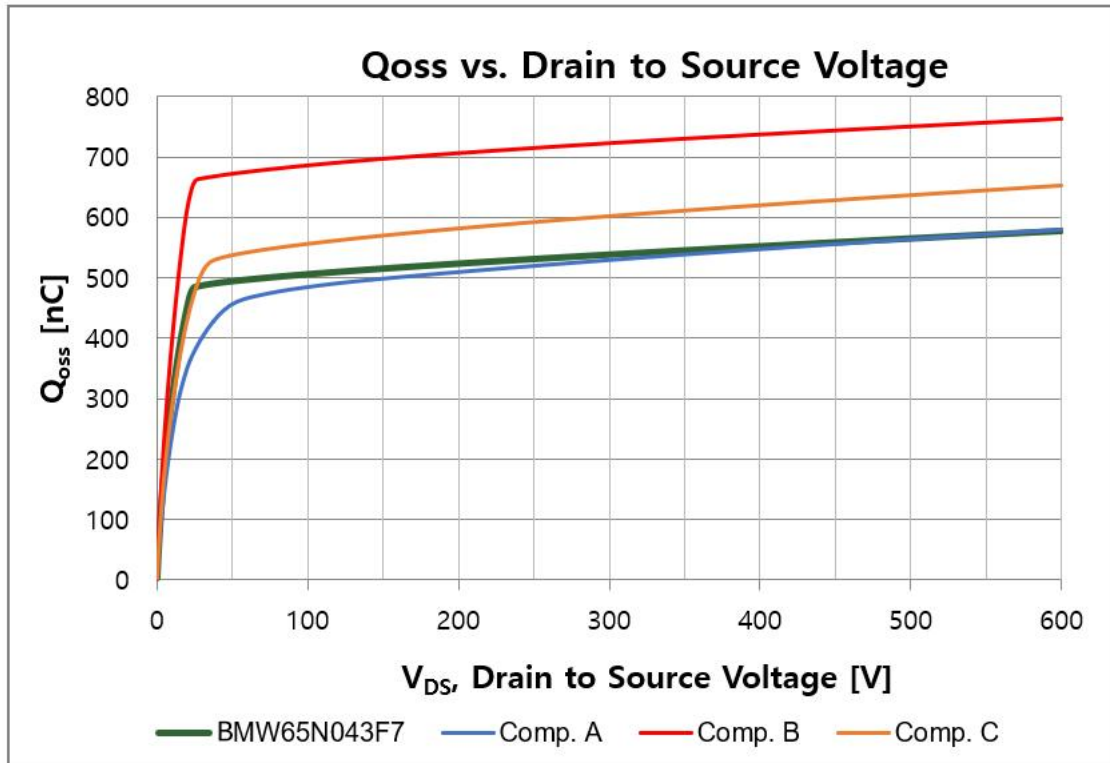


图 10。650V/43mΩ SJ MOS 与竞争对手的 SJ MOSFET 的 Qoss 比较

3.3. 谐振拓扑中的低动态 Coss、Edyn

动态 Coss (Edyn) 是在 ZVS 拓扑中产生的与超结 MOSFET 相关的功率损耗。当 MOSFET 的 Coss 被充电并随后放电时，由于存储在输出电容中的全部能量 (Eoss) 没有被恢复的滞后现象，一些能量被损失。Edyn 可以通过充放电循环期间 Coss 的 Large Signal 来观察，如图 11 所示。

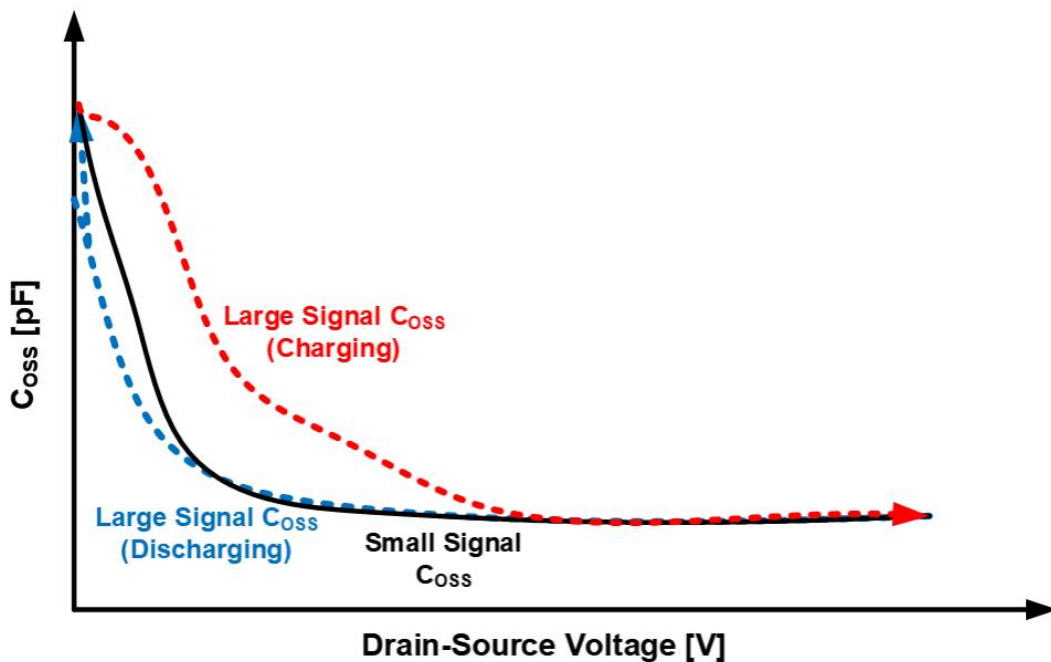


图 11。small signal Coss (黑线) 与 Large Signal Coss 之间的比较 (红蓝线)

与超结 MOSFET 的动态 C_{oss} 相关的能量损耗 (E_{dyn}) 取决于器件结构、芯片尺寸、开关 dV_{DS}/dt 。每个开关周期都会产生动态 C_{oss} 的能量损耗 E_{dyn} ，并增加器件中耗散的能量。谐振变换器在软开关操作期间应该产生零开关损耗，动态 C_{oss} 的能量损耗 E_{dyn} 对系统效率有很大影响，尤其是在轻负载和高开关频率操作的谐振拓扑中。如图 12 所示，650V/43m Ω SJ MOS 的动态 C_{oss} 的能量损耗 E_{dyn} 比竞争对手低约 29~31%。因此，650V/43m Ω SJ MOS 通过其较低的 E_{dyn} 在 LLC 谐振拓扑中提供了较高的系统效率。

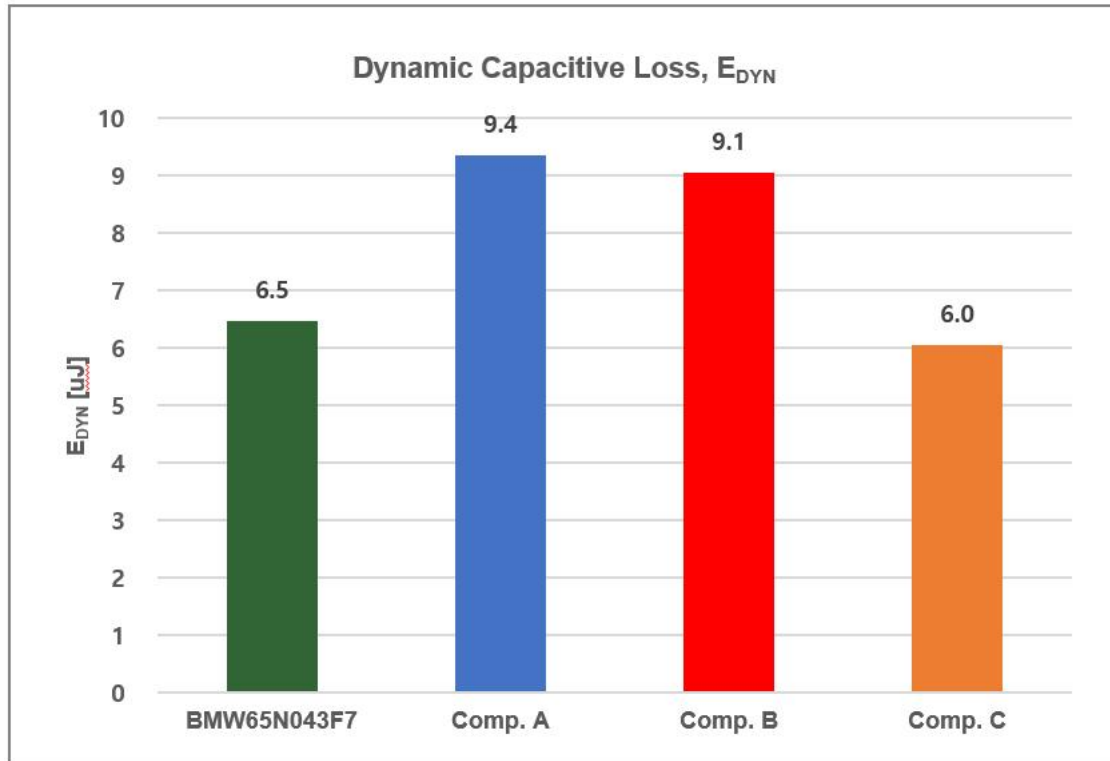


图 12。650V/43m Ω SJ MOS 与竞争对手 SJ MOSFET 的 E_{dyn} 比较

3.4.谐振拓扑中的体二极管的鲁棒性

在 LLC 谐振转换器中，主 MOSFET 的体二极管性能差可能导致一些意想不到的系统或器件故障，这些故障与严重的击穿电流、体二极管 dv/dt 、击穿 dv/dt 以及在各种异常条件下（如启动、负载瞬态和输出短路）的栅极氧化物击穿有关。在启动期间，由于反向恢复 dv/dt ，ZVS 操作可能丢失，MOSFET 可能失效。谐振电容和输出电容在启动前完全放电。这些空电容导致 Q2 体二极管进一步导通，并且在图 6 中 Q1 导通之前未完全恢复。这个反向恢复电流非常高，足以在启动过程中产生击穿问题，如图 13 所示。

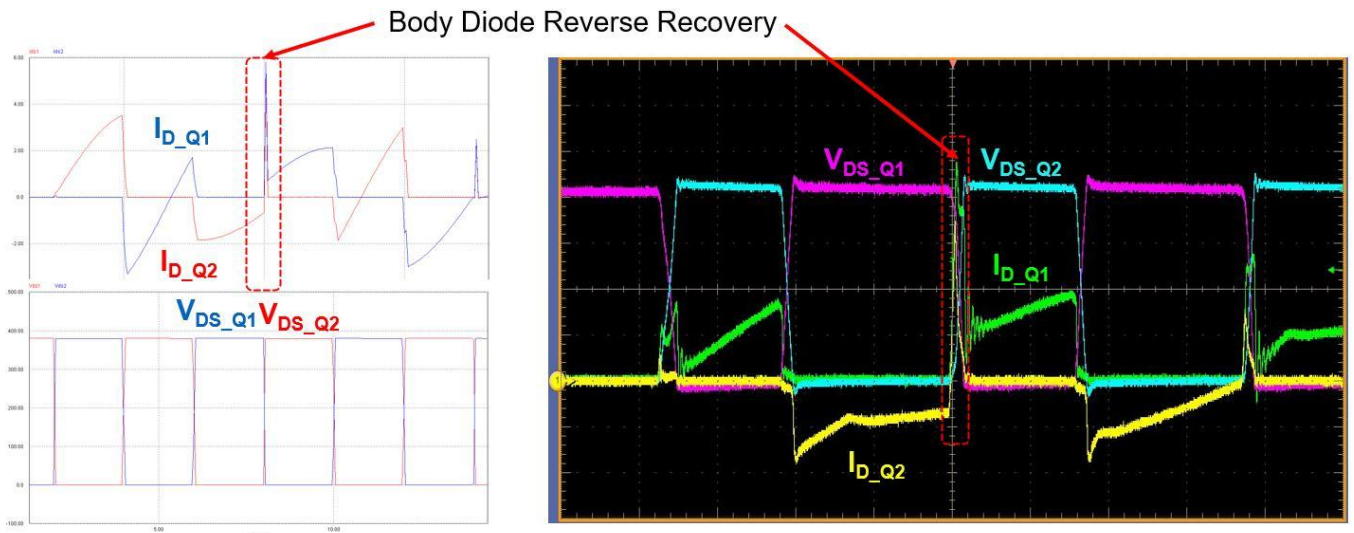


图 13。 LLC 谐振转换器启动期间的波形（左：模拟，右：测量）

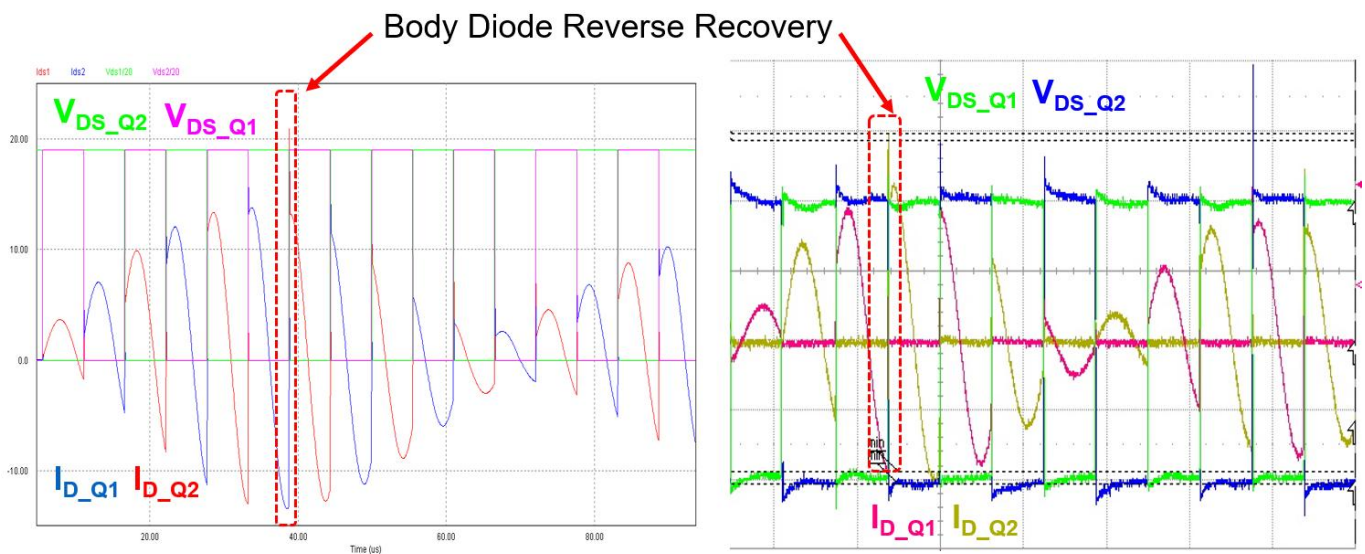
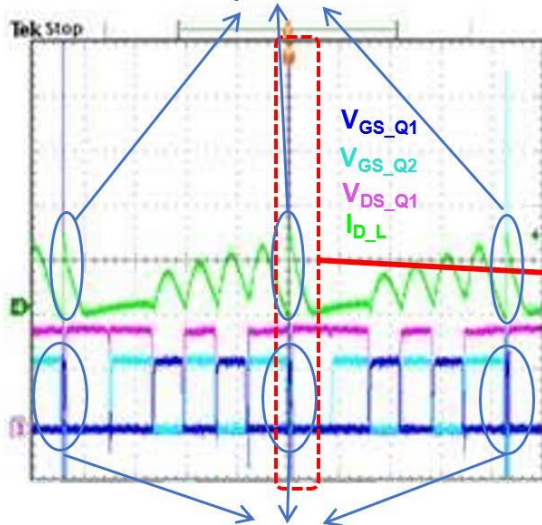


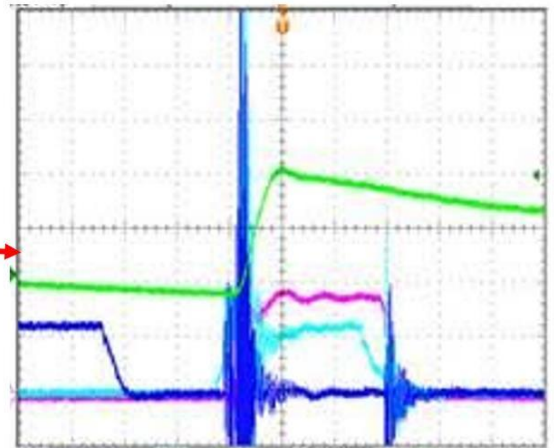
图 14。 LLC 谐振转换器中输出短路期间的波形（左：模拟，右：测量）

在输出短路模式期间，MOSFET 传导极高的电流。当输出短路发生时， L_m 在谐振中被分流。LLC 谐振转换器可以通过 C_r 和 L_r 简化为串联谐振回路，因为图 6 中 C_r 仅与 L_r 谐振。这种情况通常会导致 ZCS 操作（电容模式）。ZCS 操作最严重的缺点是导通时的硬换向，这可能导致二极管反向恢复应力（ dv/dt ）以及巨大的电流和电压应力，如图 14 所示。此外，如图 15 所示，在其体二极管反向恢复期间，由于高 di/dt 和 dv/dt ，器件或系统可能会因栅极过电压应力而损坏。

ZCS operation due to body diode hard commutation



Severe gate oscillation during turn-on



Skip gate signal by severe gate oscillation

图 15。LLC 谐振变换器输出短路期间的严重栅极振荡

用 SJ MOSFET 代替普通 MOSFET 是最简单有效的实现方式，因为不需要额外的电路或组件。图 16 显示了与普通 MOSFET E7 相比，SJ MOS F7 的反向恢复特性有所改善。与普通 MOS E7 相比，SJ MOS F7 的反向恢复电荷减少了 90%。SJ MOS F7 的体二极管鲁棒性比普通 MOSFET 要好得多。此外，当器件在反向恢复操作期间通过减小的 QRR 从普通 MOS E7 变为 SJ MOS F7 时，低侧 MOSFET 的峰值栅极-源极电压可以从 54V 降低到 25V。通过所有这些改进的特性，SJ MOS F7 在 LLC 谐振转换器中提供了更好的可靠性。

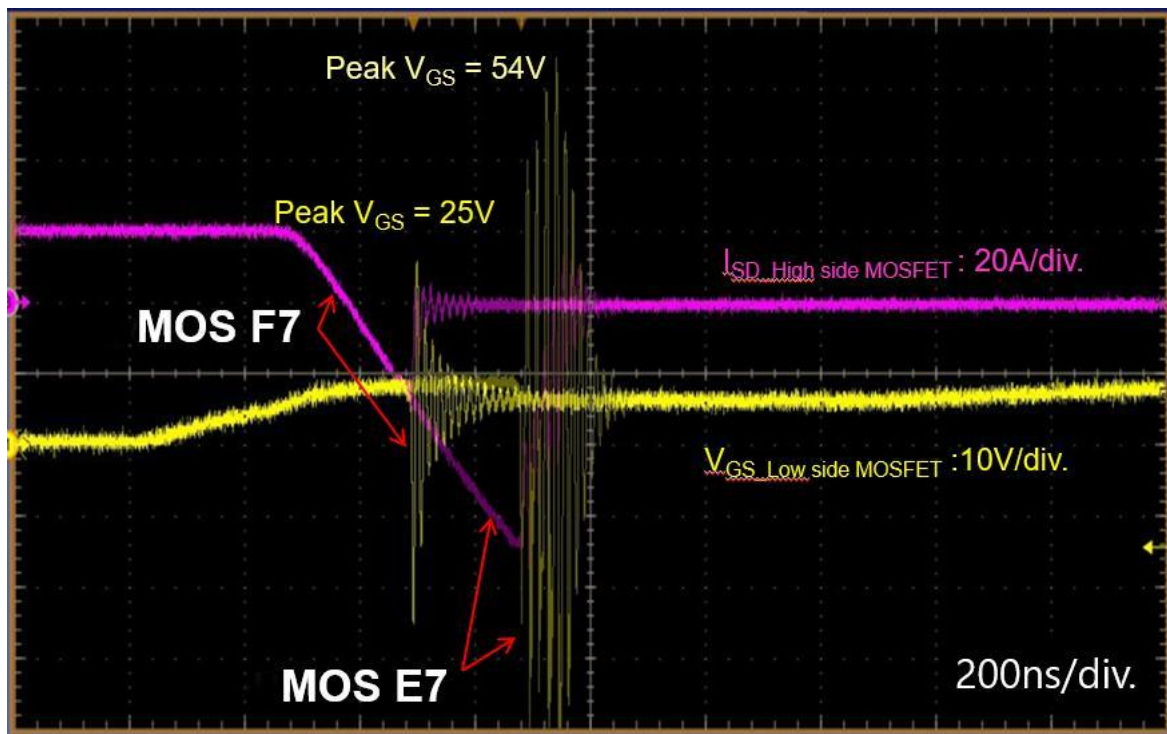


图 16。体二极管反向恢复过程中高侧 MOSFET 的反向恢复特性及低侧 MOSFET 栅极振荡

4. 结论

在 SJ MOS 系列的设计中实现了前面描述的所有关键参数，以优化 LCC 谐振拓扑。萃锦半导体的 SJ MOS 系列为各种应用的 LCC 谐振拓扑和桥式拓扑提供了更高的系统效率和更好的可靠性。

5. 600V/650V SJ MOS 产品组合和命名规则

5.1. 600V/650V SJ MOS 产品组合

600V / 650V		MOS F7/UF7 Lineup						Battery Charger PC Power Audio TV Power / LED Server/Telecom Power Solar Inverter EV Charging Station OBC	
R _{DS(ON)_max}	PKG	Die	DPAK	PQFN88	TO-220	TO-220F	TO-247 3L		
									
600V	30mΩ	BMO60N030F7 (-A) *BMO60N030UF7 (-A)						BMW60N030F7 (-A) *BMW60N030UF7 (-A)	
	43mΩ	BMO60N043F7 (-A) *BMO60N043UF7 (-A)						BMW60N043F7 (-A) *BMW60N043UF7 (-A)	
	75mΩ	BMO60N075F7 (-A) *BMO60N075UF7 (-A)						BMW60N075F7 (-A) *BMW60N075UF7 (-A)	
	105mΩ	BMO60N105F7 (-A) *BMO60N105UF7 (-A)						BMW60N105F7 (-A) *BMW60N105UF7 (-A)	
	193mΩ	BMO60N193F7 (-A) *BMO60N193UF7 (-A)							
650V	43mΩ	*BMO65N043F7 (-A) *BMO65N043UF7 (-A)						BMF65N043F7 (-A) *BMF65N043UF7 (-A)	
	310mΩ	*BMO65N310F7 (-A) *BMO65N310UF7 (-A)				*BMF65N310F7 (-A) *BMF65N310UF7 (-A)			

* Coming Soon
(A- Automotive Grade)

表 1。600V/650V F7 SJ MOS 产品组合（UF7：超快速恢复超结 MOSFET）

欲了解更多产品信息，请访问 www.bestirpower.com

5.2.命名规则

器件零件号包含了技术路线、封装、额定电压、迭代等信息。

图 17 显示了萃锦的 SJ MOS 的命名规则

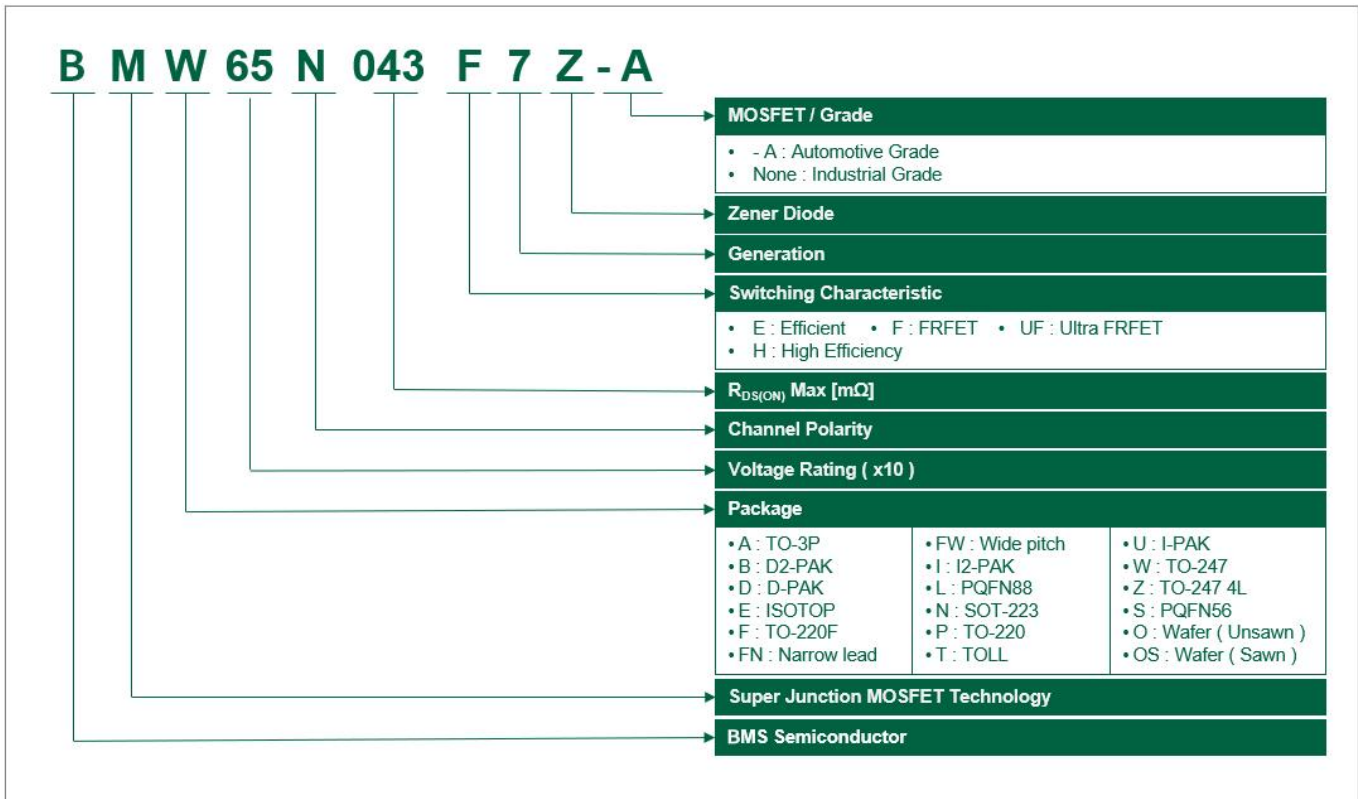


图 17。SJ MOS 命名规则

6. 文档修订历史记录

Date	Description of change
17-Aug-2023	First Release

重要通知

萃锦半导体保留对本文件和相关产品中的信息进行更改的权利，恕不另行通知。

- 未经萃锦半导体事先书面许可，不得复制本文件和此处的任何信息
- 本文件如有更改，恕不另行通知。
- 本文和本文档中描述的产品受特定免责声明的约束
- 尽管萃锦半导体不断努力提高质量和可靠性，但产品可能会出现故障或失效。客户有责任遵守安全标准，并为其系统提供充分的设计和保障。
- 客户全权负责其产品设计或应用的所有方面，包括但不限于确定本产品使用的适当性，确定本文件中包含的任何信息的适用性。