

关于硬开关和软开关拓扑中功率 MOSFET 的输出电容

目录

目录.....	1
1, 介绍.....	2
2, 功率 MOS 的输出电容 C_{oss}	2
3, 有效电容的使用.....	4
3.1, 与时间相关的输出电容 $C_{o(tr)}$ 和能量相关的输出电容 $C_{o(er)}$	4
3.2, 输出电容中存储的能量 E_{oss}	6
3.3, 输出电容上存储的电荷 Q_{oss}	7
3.4, 与动态 C_{oss} 相关的能量损失 E_{dyn}	8
4, 结论.....	9
5, 文档修订历史记录.....	10

1. 介绍

尽管电源的效率已经显著提高，但大多数努力都集中在提高中重度负载的效率上。然而，轻载效率变得越来越重要。例如，80 Plus Titanium 效率标准不仅要求在 50% 负载下有 96% 的效率，而且在 10% 负载下有 90% 的效率，在 20% 负载下有 94% 的效率。在大多数电子和电器中，在轻负载条件下保持高效率是极其重要的，其中数字负载的大部分时间都处于空闲模式。例如，需要高度可靠电源的服务器采用由两个（或多个）电源单元组成的冗余电源系统。每个电源大部分时间都在轻负载下工作；因此，轻负载效率比重负载效率更有意义。此外，功率转换开关频率不断增加，以最大限度地提高功率密度。诸如零电压开关（ZVS）的软开关技术已经变得流行，以进一步扩展频率。随着开关频率的增加，功率 MOSFET 的寄生特性不再可以忽略。在所有寄生参数中，输出电容是在硬开关和软开关拓扑中设置功率转换器设计的关键。它决定了提供 ZVS 条件需要多少电感，在软开关拓扑中如何减少死区时间，以及在硬开关和软开关拓扑下提高了多少效率。功率 MOSFET 的 C_{oss} 有许多参数，如 $C_o(tr)$ 、 $C_o(er)$ 、 Q_{oss} 、 E_{oss} 和 E_{dyn} 。本应用说明描述了这些参数的定义以及它们对每个拓扑的影响。

2. 功率 MOS 的输出电容 C_{oss}

MOSFET 由 3 种类型的电容组成，如图 1 所示。 C_{oss} 定义为“C=电容，o=输出，s=源极，s=短路”，输出电容是指 $f=250\text{kHz}$ 时漏极与源极之间的电容。 $C_{oss}=C_{gs} \left(\frac{C_{gs} \cdot C_{gd}}{C_{gd}+C_{gs}} \right) + C_{ds} \approx C_{gd}+C_{ds}$ ，输出电容为漏极-栅极电容和漏极-源极电容之和。

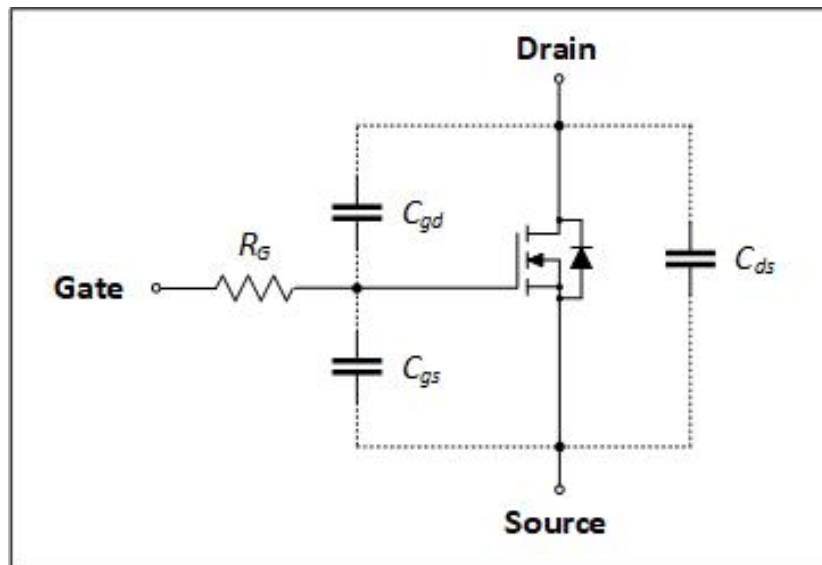


图 1. 功率 MOSFET 的等效电容

传统上，许多设计者使用粗略的假设来找出方程的输出电容的固定值。然而，这种传统的等效输出电容值在实际应用中并没有太大帮助，因为它随漏极-源极电压而变化，并且在开关导通/关断转换期间不能准确地提供存储的能量信息。根据优先级，MOSFET 数据表显示了单电压下的输出电容，如表 1 所示。虽然这些值足以在过去的产品之间进行相对比较，但将这些值用于现代设备是有误导性的。需要更好地表示产品电容。

表 1. 数据表中 600V MOSFET 在单电压 ($V_{DS}=400\text{V}$) 下的电容

C_{iss}	Input Capacitance	$V_{DS} = 400\text{ V}, V_{GS} = 0\text{ V},$ $f = 250\text{ kHz}$	1240	pF
C_{oss}	Output Capacitance		34	pF
$C_{o(tr)}$	Time Related Output Capacitance	$V_{DS} = 0\text{ V to }400\text{ V}, V_{GS} = 0\text{ V}$	381	pF
$C_{o(er)}$	Energy Related Output Capacitance		54	pF

如图 2 所示，MOSFET 的输出电容取决于漏极-源极电压；因此单点测量不能准确地表示器件的电容特性。曲线拟合可用于从该单点找到输出电容方程。

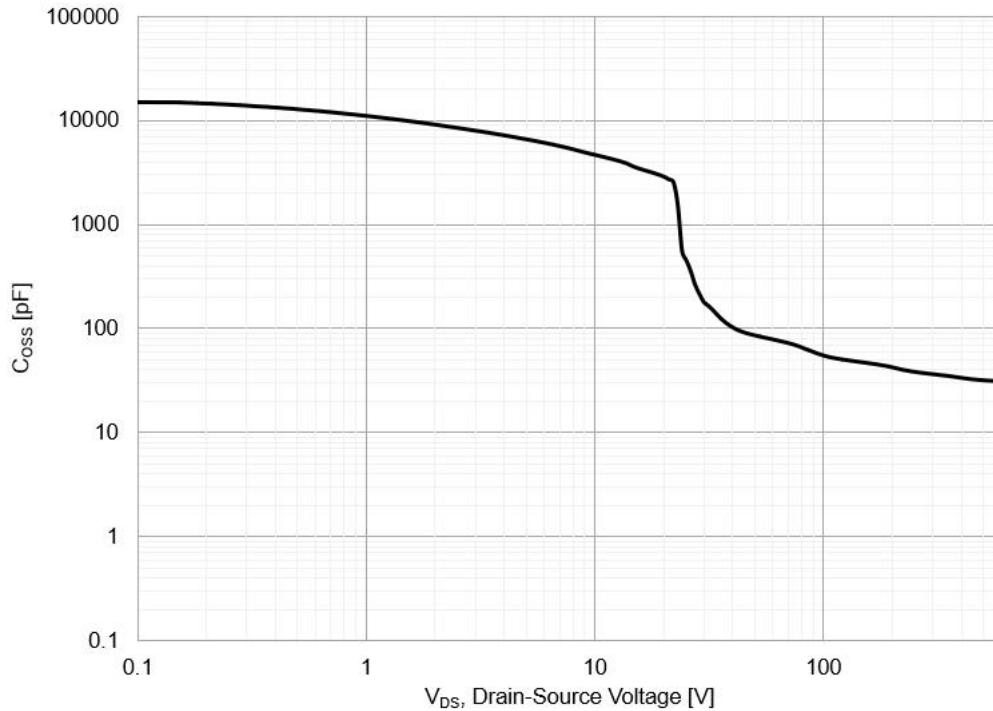


图 2:600V MOSFET 根据漏源电压的 COSS 曲线 (VDS)

下面的公式 1 是一个基于 25V 时的电容的例子。这个公式的积分可以用来代替适用方程中的单值电容。方程 1 对平面器件的效果相当好，但是更复杂的结构，如超级结，由于超级结 MOSFET 的非线性 COSS 特性，表现得很差，导致任何计算的误差过大。与其创建一个不同的方程式来更好地适应每个新器件结构的电容特性，不如使用有效电容测量。有效电容值表示在给定电压下产生相同充电时间或充电能量的电容。这些值考虑到了电容的变化，而不需要像使用公式 1 时那样需要复杂的公式或积分。

公式 1)

$$C_{OSS}(V_{DS}) = C_{OSS}(25V) \cdot \sqrt{\frac{25V}{V_{DS}}}$$

3. 有效电容的使用

有效电容可用于建立能量损失模型和设计谐振拓扑结构。在为硬开关拓扑结构建立能量损失模型时，输出电容中储存的能量在每个开关周期都会以热量的形式损失。随着开关频率的增加，开关损耗与开关频率成正比，它极大地影响了系统效率。输出电容与功率损失的关系如公式 2 所示。这只是开关损耗的一个组成部分，但它是需要考虑的关键。在选择 MOSFET 和为 MOSFET 设计任何散热器时，需要考虑到开关的额外功率损耗。

公式 2)

$$P_{COSS} \approx \frac{1}{2} \cdot C_{OSS_eff} \cdot V_{DS}^2 \cdot f$$

在谐振拓扑结构中，有效电容被用来确保零电压开关（ZVS）。零电压开启是通过利用电感中储存的能量、变压器的漏电和串联电感或磁化电感来实现的，通过谐振作用对开关的输出电容放电。电感应被精确设计，以防止造成额外功率损失的硬切换。开关的输出电容在公式 3 和公式 4 中都起着重要作用。为了实现 ZVS，磁化电流和死区时间必须足够大，以便对一个 MOSFET 的输出电容放电并对另一个 MOSFET 充电。如果电感能量太小，电路将在硬开关模式下工作，失去了一些通过改变为谐振拓扑结构而获得的效率。如果电感能量太大，多余的能量就会损失，再次将通过使用谐振拓扑结构获得的效率降到最低。为了设计谐振电路，使电感能量尽可能低，同时仍然保持 ZVS，必须使用 MOSFET 的有效电容，如公式 3 和公式 4。因此，获得准确的开关输出电容对于软开关转换器的最佳设计非常关键。

以下公式是零电压开关的基本要求。

公式 3)

电感性能量 \geq 电容性能量

$$\frac{1}{2} \cdot L_{eq} \cdot I_L^2 \geq \frac{1}{2} \cdot (2 \cdot C_{OSS_{eff}}) \cdot V_{DS}^2$$

有效电容也需要用来计算方程 4 中的死区时间 Δt 。

公式 4)

$$\Delta t \geq \frac{2 \cdot C_{OSS_{eff}} \cdot V_{DS}}{I_{Magnetizing}}$$

3.1, 与时间相关的输出电容 $C_{o(tr)}$ 和能量相关的输出电容 $C_{o(er)}$

输出电容 C_{oss} 有两个等效的固定电容。

表 2. $C_{o(tr)}$ 和 $C_{o(er)}$: MOSFET 的有效输出电容

Symbol	Parameter	Test Condition	Min	Typ	Max	Unit
$C_{o(tr)}$	Time Related Output Capacitance	$V_{DS} = 0V \sim 400V, V_{GS} = 0V$		381		pF
$C_{o(er)}$	Energy Related Output Capacitance			54		pF

$C_{o(tr)}$ 定义为“C=电容，O=输出，tr=上升时间”， $C_{o(tr)}$ 是一种时间主导电容，在 V_{DS} 从零电压上升到 400V、 $V_{GS}=0V$ 时，它与 MOSFET 的输出电容的充电时间相同。与时间有关的输出电容被称为“有效输出电容”。 $C_{o(tr)}$ 按公式 5 和 6 计算。对于死区时间的计算，重要的是要知道输出电容将在多少时间内充电，死区时间应保持高于‘tr’时间。

公式 5) V_{DS} : 漏极到源极的电压与时间有关

$$V_{DS} = BV_{DSS} \left(1 - e^{-t_r/RCo(tr)} \right); \quad t_r = \text{上升时间}$$

公式 6) $Co(tr)$ 根据公式 7) 计算, $VC = 400V$ 时

$$C_{o(tr)} = 6.21 \times 10^{-6} t_r$$

测量与时间有关的有效电容($Co(tr)$)的方法是一个图腾柱驱动器, 如图 3 所描述。该驱动器将通过 R_D 将 MOSFET 充电到其额定漏极电压, 同时用示波器监测漏极电压。测量漏极到 80% 额定 $BVDSS$ 的上升时间 (t_r)。

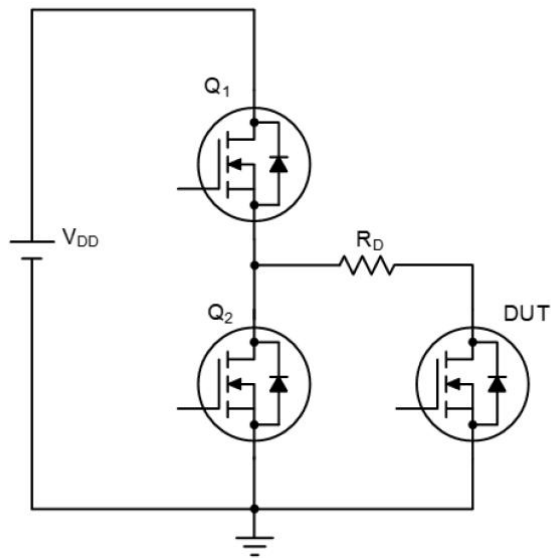


图 3. 利用图腾柱配置的 $Co(tr)$ 测试电路

$Co(er)$ 定义为 "C=电容, O=输出, er=能量相关", 与能量相关的输出电容是由 MOSFET 数据表中的 E_{oss} 充电 C_{oss} 计算出来的。 $Co(er)$ 对于模拟能量损失和设计谐振拓扑结构 (如 LLC 拓扑结构) 非常有用。为了得到与能量有关的有效电容 $Co(er)$, 使用公式 7 中的电压相关电容函数。

公式 5) $Co(er)$

$$C_{o(er)} = \frac{2}{V_{DS}^2} \int_0^{V_{DS}} C(v) \times v dv$$

$Co(tr)$ 大于 $Co(er)$, 所以在计算死期时间时, 需要充分考虑 $Co(tr)$ 。

3.2, 输出电容中存储的能量 E_{oss}

MOSFET 输出电容中储存的能量可以通过将输出电容和漏极-源极电压相对于漏极-源极电压的乘积从零到接通瞬态前的漏极-源极电压进行积分计算。图 4 显示了 E_{oss} 与漏极至源极电压的关系, E_{oss} 是 $V_{DS}=400V$ 时输出电容的等效储存能量。 E_{oss} 的计算方法为公式 8。

公式 8) E_{oss} :漏极到源极的电压对输出电容的累积能量。

$$E_{oss} = \frac{1}{2} (C_{o(er)} \times V_{DS}^2) = \int_0^{V_{DS}} C(v) \times v dv$$

$C(v)$ 是按电压计算的电容，如图 2 所示。

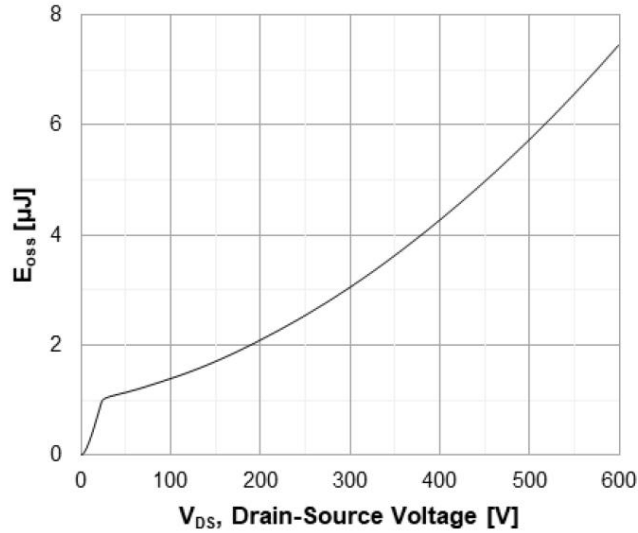


图 4. E_{oss} vs. VDS

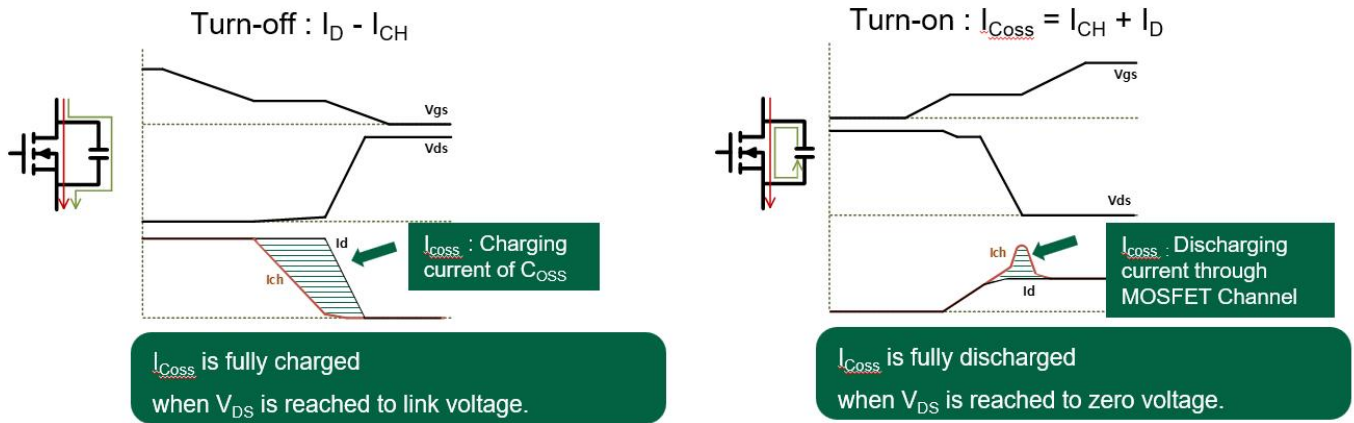


图 5. 硬开关拓扑结构中关机和开机瞬变期间的 E_{oss} 耗散机制

图 5 清楚地表明，在关断期间，沟道电流(I_{ch})明显低于漏极电流(I_D)，因为漏极电流从 MOSFET 沟道分流到输出电容充电。在瞬时开启时，由于输出电容放电产生的额外电流，MOSFET 沟道传导的电流明显高于漏极电流 (I_D)。储存在功率放大器输出电容中的能量，将被释放出来。

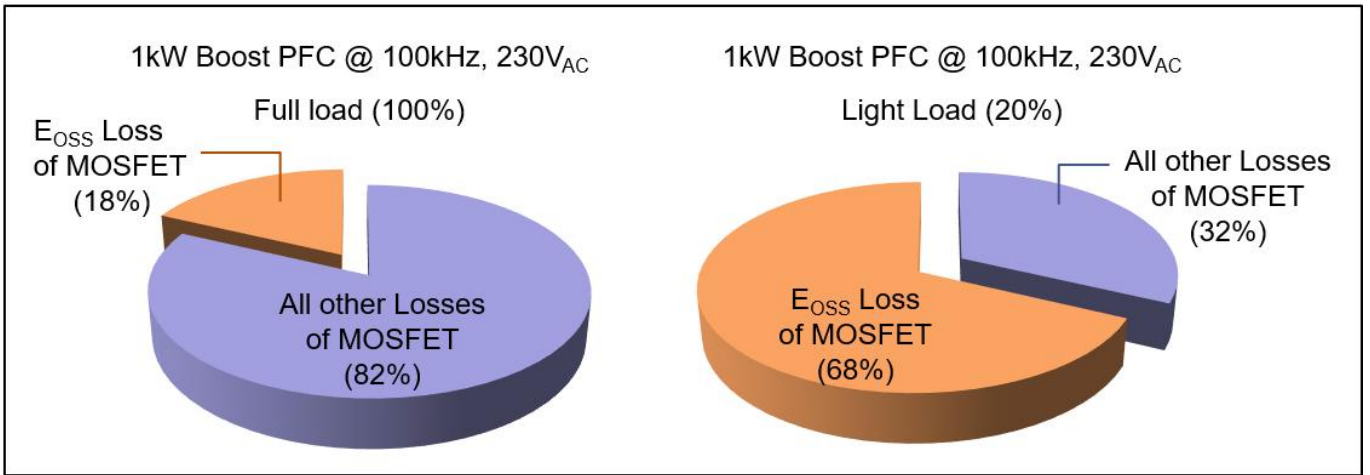


图 6. CCM PFC 中 MOSFET 的功率损耗占比

3.3, 输出电容上存储的电荷 Q_{oss}

Q_{oss} 是对漏极-源极电容充电的电荷量。图 7 通过计算 C_{oss} 曲线下的面积显示了 Q_{oss} 与漏极到源极电压的关系。 Q_{oss} 的计算方法为公式 11。

公式 11) Q_{oss} : 沿着漏极到源极的电压, C_{oss} 的积分

$$Q_{oss} = \int_0^{BV_{DSS}} C(v) dv$$

$C(v)$ 是按电压计算的电容, 如图 2 所示

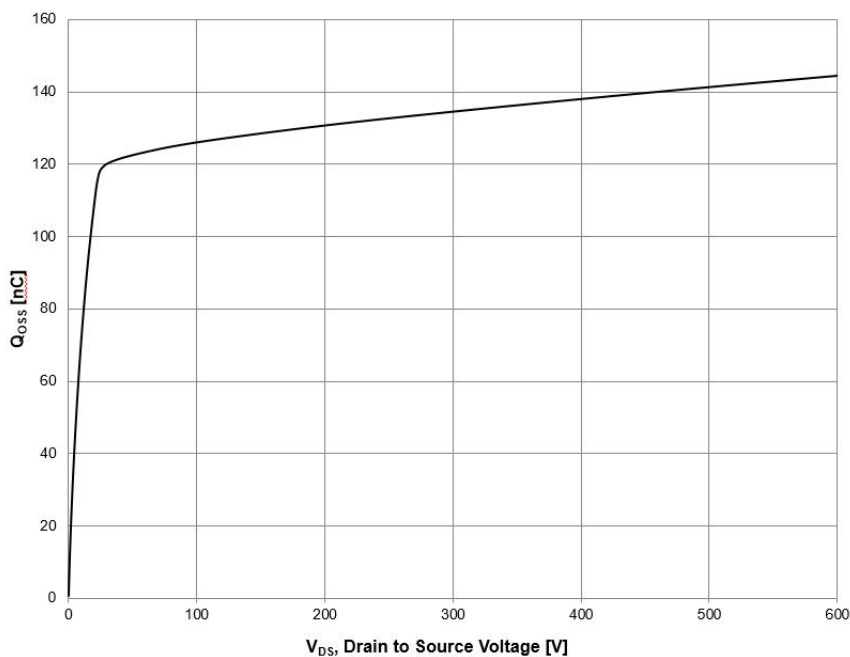


图 7. Q_{oss} vs. V_{DS}

Q_{oss} 的减少对于实现 ZVS (Zero Voltage Switch) 至关重要, 同一桥中的高压侧和低压侧 MOSFET 之间的死区时间必须足够长, 以允许电压过渡。实现 ZVS 的时间条件由公式 12 给出

公式 12) ZVS 的死区时间条件

$$\text{dead time} \geq 2 \cdot \frac{Q_{oss}}{I}$$

其中 I 是用于给两个场效应管充电和放电的电流。

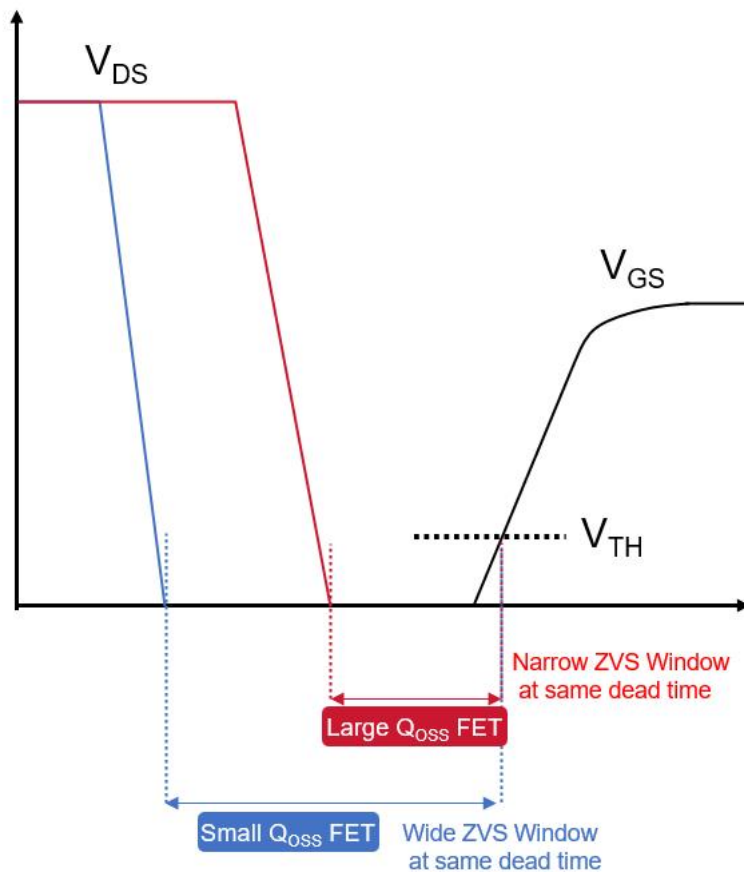


图 8. Q_{oss} 的死区时间差

在谐振应用中, Q_{oss} 与必须提供的电荷以及建立或释放反向电压所需的时间直接相关。如图 8 所示, 在相同的死区时间内, 具有较小 Q_{oss} 的 MOSFET 比具有较大 Q_{oss} 的 MOSFET 提供更宽的 ZVS 窗口。因此, 电路设计者可以用低 Q_{oss} 的器件提高开关频率和损耗, 以实现高功率密度。

3.4, 与动态 C_{oss} 相关的能量损失 E_{dyn}

最近, 许多论文分析了动态 C_{oss} (E_{dyn}) 的能量损失。与 ZVS 拓扑结构中的超级结 MOSFET 有关的意外功率损失产生了。当 MOSFET C_{oss} 充电并随后放电时, 由于滞后现象, 储存在输出电容(E_{oss})

中的全部能量无法恢复，因此会损失一些能量。图 9 显示了超级结 MOSFET 充电和放电过程中的电子电流（黑色点线）和空穴电流（红色点线）以及电荷袋（电阻）。电子和空穴的电流在 N 柱和 P 柱之间产生电荷，这些电荷必须通过一个高电阻的路径被移除。在充电和放电过程中，这个电荷袋 (Ross) 的电阻可以视为恒定的等效电阻。如图 10 所示，在充放电周期中，这种能量损失可以通过磁滞环区大信号 C_{oss} 来观察。因此，动态 C_{oss} 损失可以被称为滞后 C_{oss} 损失或 Ross 损失。

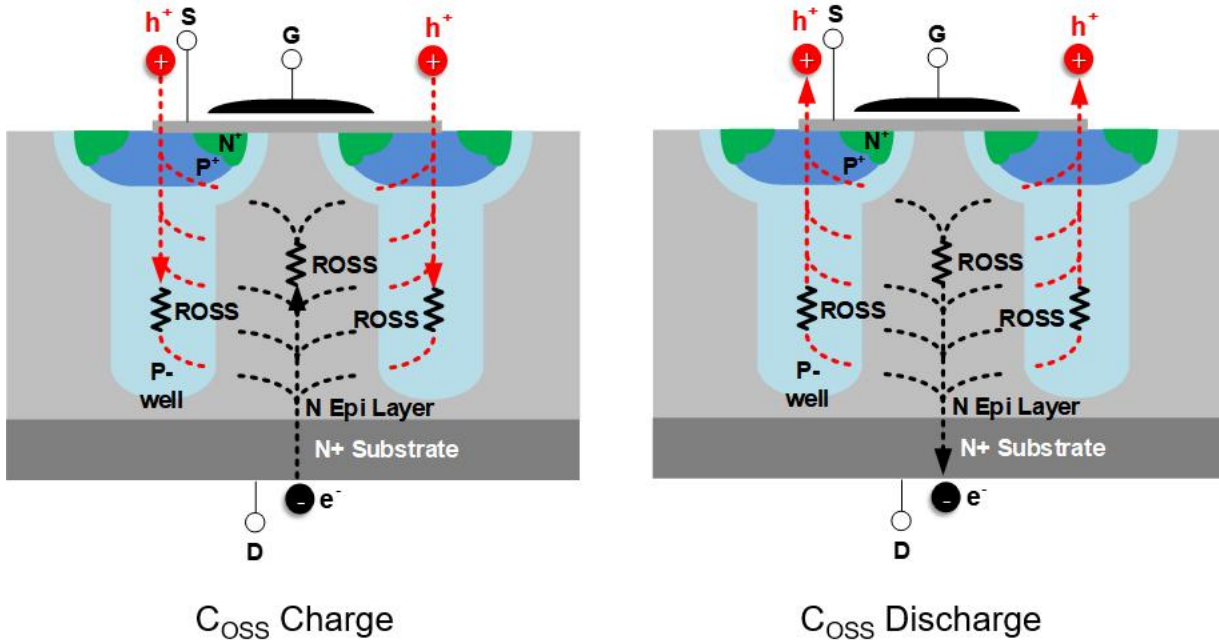


图 9. SJ MOSFET 的 C_{oss} 充放电，电子(e^-)(黑点线)和空穴(h^+)电流(红点线)和电荷袋与超结 MOSFET 的动态 C_{oss} 有关的能量损失 (E_{dyn}) 取决于设计。每个开关周期都会产生动态 C_{oss} 损耗 (E_{dyn})，并增加器件中的能量耗散。这个 E_{dyn} 受器件结构、芯片尺寸、开关 dV_{DS}/dt 的影响。谐振转换器应该在软开关操作期间产生零开关损耗，动态 C_{oss} 损耗 (E_{dyn}) 对系统效率影响很大，特别是在轻负载和高开关频率操作的谐振拓扑结构中。

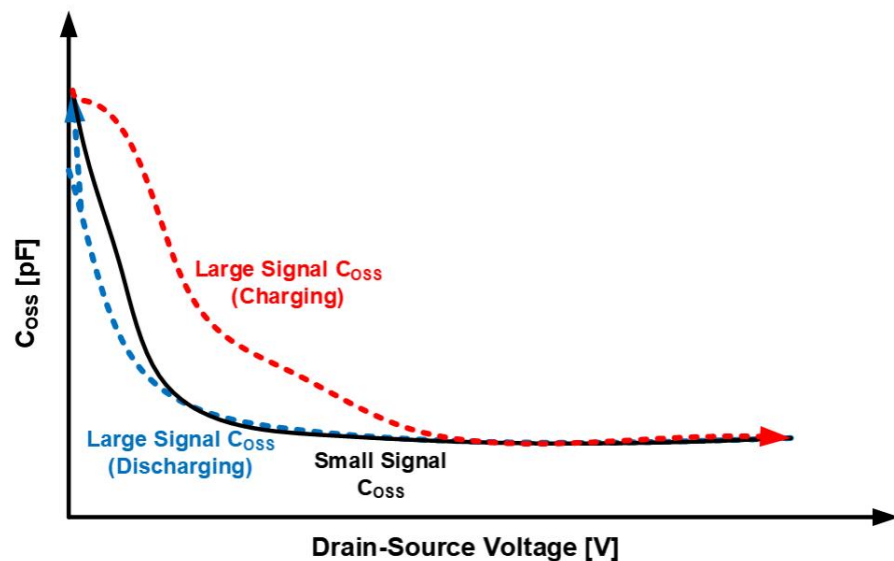


图 10. 小信号 C_{oss} (黑线)和大信号 C_{oss} (红线和蓝线)之间的比较

4. 结论

功率半导体器件的输出电容在决定开关损耗和一些谐振转换器拓扑结构的运行方面非常重要。随着高功率密度的工作频率增加，MOSFET 的输出电容在效率和开关频率方面发挥着重要作用。本应用说明提供了对 MOSFET 的输出电容在充电和放电过程中如何消耗能量的理解，以及在 ZVS 谐振拓扑结构中如何为设计者提供有效的电容。

5. 文档修订历史记录

Date	Description of change
3-Aug-2023	First Release

重要通知

萃锦半导体保留对本文件和相关产品中的信息进行更改的权利，恕不另行通知。

- 未经萃锦半导体事先书面许可，不得复制本文件和此处的任何信息
- 本文件如有更改，恕不另行通知。
- 本文和本文档中描述的产品受特定免责声明的约束
- 尽管萃锦半导体不断努力提高质量和可靠性，但产品可能会出现故障或失效。客户有责任遵守安全标准，并为其系统提供充分的设计和保障。
- 客户全权负责其产品设计或应用的所有方面，包括但不限于确定本产品使用的适当性，确定本文件中包含的任何信息的适用性。